

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-274428

(43)Date of publication of application : 22.10.1993

(51)Int.Cl.

G06F 15/66
 G06F 3/153
 H04N 1/387
 // G09G 5/36

(21)Application number : 04-051564

(71)Applicant : RICOH CO LTD

(22)Date of filing : 10.03.1992

(72)Inventor : KOIKE TAKANAO

(30)Priority

Priority number : 04 16445

Priority date : 31.01.1992

Priority country : JP

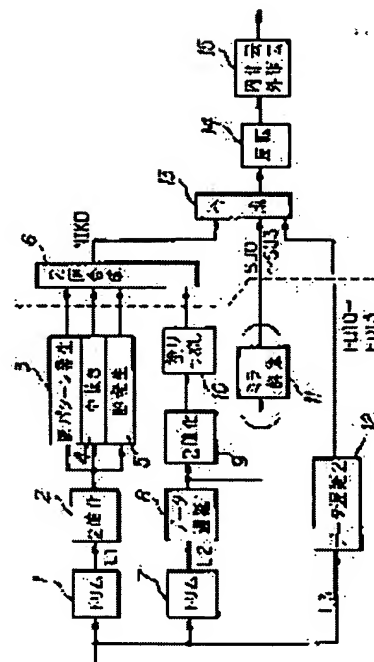
(54) IMAGE PROCESSOR

(57)Abstract:

PURPOSE: To prevent an image from deviating when different kinds of processing are performed every processing areas by delaying respective images to be processed by an image processing means and unprocessed images so that they are coincident with each other in time when the images are put together with the unprocessed images.

CONSTITUTION: An input image is inputted to a binary coding circuit 2 through a trimming circuit 1 and converted into binary data, a meshing process, a voiding process, and a shadowing process are carried out by a mesh pattern generating circuit 3, a voiding circuit 4, and a shadow generating circuit 5, and the respective processed data are put together by a binary composing circuit 6. Further, the image is inputted to a data delay circuit 8 through a trimming circuit 7 and delayed, converted into binary data by a binary coding circuit 9, and painted out by a painting-out circuit 10, and the resulting data are put together with other processed

data by the binary composing circuit 6. Also the image is subjected to a mirrored and slanted processing by a mirrored and slanted circuit 11. The input image is further delayed by a data delay circuit 12 and put together with composite data NIKD and mirrored and slanted data SU0-SU3 by a composing circuit 13, an inverting circuit 14 inverts a specific area, and an erasing circuit 15 erases the part inside or outside the specific area.



LEGAL STATUS

[Date of request for examination]

23.02.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3069425

[Date of registration] 19.05.2000

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-274428

(43) 公開日 平成5年(1993)10月22日

(51) Int. Cl. ⁵	識別記号	F I
G06F 15/66	450	8420-5L
3/153	320	K 9188-5B
H04N 1/387		4226-5C
// G09G 5/36		9177-5G

審査請求 未請求 請求項の数 3 (全 7 頁)

(21) 出願番号	特願平4-51564	(71) 出願人	000006747 株式会社リコー 東京都大田区中馬込 1 丁目 3 番 6 号
(22) 出願日	平成 4 年(1992) 3 月 10 日	(72) 発明者	小池 孝尚 東京都大田区中馬込 1 丁目 3 番 6 号 株式 会社リコー内
(31) 優先権主張番号	特願平4-16445	(74) 代理人	弁理士 武 顕次郎
(32) 優先日	平 4 (1992) 1 月 31 日		
(33) 優先権主張国	日本 (J P)		

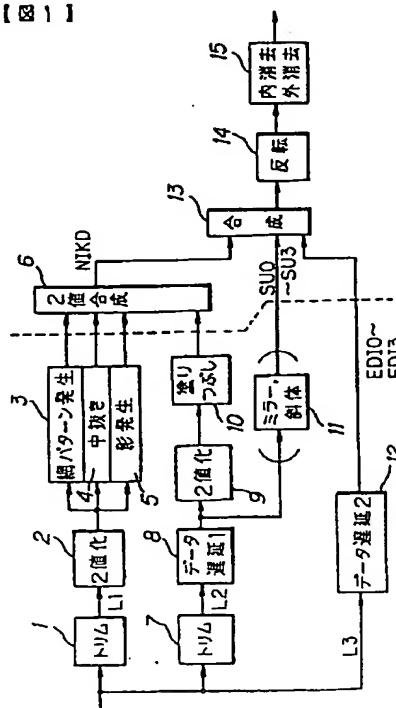
(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】 複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合に各加工画像と加工されない画像の位置ずれを防止することができるようにする。

【構成】 網パターン発生回路 3 と、中抜き回路 4 と影発生回路 5 が加工時に画像データを副走査方向に最大 4 8 ライン遅延するので、非加工データはデータ遅延回路 1 2 により 4 8 ライン遅延される。また、塗り潰し回路 1 0 が画像データを副走査方向に 3 ライン遅延するので、塗り潰し回路 1 0 の入力データはデータ遅延回路 8 により 4 5 ライン遅延される。

【図 1】



【特許請求の範囲】

【請求項 1】 画像データを異なる編集処理で加工する複数の画像加工手段と、
前記画像加工手段によりそれぞれ加工された各画像と非加工画像を選択的に合成可能な合成手段と、
前記画像加工手段によりそれぞれ加工される各画像を、前記合成手段により非加工画像と合成される時に時間的に一致するようにそれぞれ遅延して当該画像加工手段に導く複数の入力ラインと、と備えた画像処理装置。

【請求項 2】 前記複数の画像加工手段によりそれぞれ加工される複数のエリアを指定するエリア指定手段を備え、前記合成手段は、前記エリア指定手段により指定された複数のエリアが重畳した場合、各エリアの画像加工手段によりそれぞれ加工された各画像を合成することを特徴とする請求項 1 記載の画像処理装置。

【請求項 3】 前記エリア指定手段は、XY 座標により指定するディジタイザとマーカにより指定されたエリアを検出するマーカエリア検出手段を備え、前記入力ラインは、マーカエリア検出手段の検出時間の分だけ非加工画像を遅延し、前記ディジタイザにより指定されたエリアの加工指定信号とマーカエリア検出手段により検出されたエリアの加工指定信号が前記複数の画像加工手段に並列に入力することを特徴とする請求項 2 記載の画像処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、画像の全領域または部分的領域をリアルタイムで加工して合成する画像処理装置に関する。

【0002】

【従来の技術】 一般的に、この種の画像処理装置では、ユーザが画像の所望の領域（エリア）を例えばディジタイザやマーカにより部分的に指定するとともにその領域の所望の加工編集処理モードを指定すると、この指定領域に対する加工処理をリアルタイムで行うように構成されている。なお、加工処理としては例えば白黒反転、中抜き、影付け、斜体、ミラー、網かけなどが知られている。

【0003】 従来、このようにリアルタイムで画像を処理する装置では、指定エリア内の画像を加工する場合に、加工により遅延が発生し、加工されない周辺画像との位置ずれが発生するので、周辺画像を加工時間に応じて遅延することにより位置ずれを防止するように構成されている。

【0004】

【発明が解決しようとする課題】 しかしながら、上記従来の画像処理装置では、加工されない周辺画像を加工時間に応じて遅延することにより位置ずれを防止するので、複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合には、加工の種類毎に遅延時間が

異なるので、位置ずれが発生するという問題点がある。

【0005】 また、複数の加工エリアを重畳して指定し、加工エリア毎に異なる種類の加工を行う場合には構成が非常に複雑になり、また、重畳したエリアに関して指定方法が複雑化するとともに遅延による位置ずれを防止することができないという問題点がある。

【0006】 さらに、従来の画像処理装置では、ディジタイザとマーカのどちらか一方により加工エリアを指定するように構成されているので、複数の加工エリアを指定する場合に操作が面倒であるという問題点がある。

【0007】 本発明は上記従来の問題点に鑑み、複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合に、各加工画像と加工されない画像の位置ずれを防止することができる画像処理装置を提供することを目的とする。

【0008】 本発明はまた、複数の加工エリアを重畳して指定して加工エリア毎に異なる種類の加工を行う場合に加工エリアが重畳した加工画像と他の画像の位置ずれを防止することができる画像処理装置を提供することを目的とする。

【0009】 本発明はさらに、ディジタイザとマーカの両方により加工エリアを指定可能にして簡単な操作で加工エリアを指定することができる画像処理装置を提供することを目的とする。

【0010】

【課題を解決するための手段】 第 1 の手段は上記目的を達成するために、画像データを異なる編集処理で加工する複数の画像加工手段と、前記画像加工手段によりそれぞれ加工された各画像と非加工画像を選択的に合成可能な合成手段と、前記画像加工手段によりそれぞれ加工される各画像を、前記合成手段により非加工画像と合成される時に時間的に一致するようにそれぞれ遅延して当該画像加工手段に導く複数の入力ラインとを備えたことを特徴とする。

【0011】 第 2 の手段は、第 1 の手段において複数の画像加工手段によりそれぞれ加工される複数のエリアを指定するエリア指定手段を備え、前記合成手段は、前記エリア指定手段により指定された複数のエリアが重畳した場合、各エリアの画像加工手段によりそれぞれ加工された各画像を合成することを特徴とする。

【0012】 第 3 の手段は、第 2 の手段においてエリア指定手段が、XY 座標により指定するディジタイザとマーカにより指定されたエリアを検出するマーカエリア検出手段を備え、前記入力ラインがマーカエリア検出手段の検出時間の分だけ非加工画像を遅延し、前記ディジタイザにより指定されたエリアの加工指定信号とマーカエリア検出手段により検出されたエリアの加工指定信号が前記複数の画像加工手段に並列に入力することを特徴とする。

【0013】

【作用】第 1 の手段では上記構成により、画像加工手段によりそれぞれ加工される各画像が非加工画像と合成される時に時間的に一致するようにそれぞれ遅延されるので、複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合に各加工画像と加工されない画像の位置ずれを防止することができる。

【0014】第 2 の手段では、第 1 の手段において複数のエリアが重畳した場合、各エリアの画像加工手段によりそれぞれ加工された各画像が合成されるので、加工エリアが重畳した加工画像と他の画像の位置ずれを防止す

【0015】第 3 の手段では、ディジタイザにより指定されたエリアの加工指定信号とマーカエリア検出手段により検出されたエリアの加工指定信号が複数の画像加工手段に並列に入力するので、ディジタイザとマーカの両方により加工エリアを指定可能にして簡単な操作で加工エリアを指定することができる。

【0016】

【実施例】以下、図面を参照して本発明の実施例を説明する。図 1 は本発明に係る画像処理装置の一実施例を示すブロック図、図 2 および図 3 は図 1 の画像処理装置に用いられる加工指定信号生成回路を示す回路図、図 4 は図 1 の合成回路から消去回路までを詳細に示すブロック図、図 5 は指定エリアと指定加工モードの一例を示す説明図である。

【0017】この実施例の画像処理装置はディジタイザ（図示省略）により指定されたエリアの画像の網かけ、中抜き、影付け、塗り潰し、ミラー、斜体、反転、消去の加工を行うように構成されている。入力画像は、トリム回路 1、径路 L 1 を介して 2 値化回路 2 に入力されて 2 値化され、網パターン発生回路 3 と、中抜き回路 4 と影発生回路 5 によりそれぞれ網かけと、中抜きと影付けが行われ、この各加工データが 2 値合成回路 6 により合成される。

【0018】入力画像はまた、トリム回路 7、径路 L 2 を介してデータ遅延回路 8 に入力されて 4 5 ライン分遅延される。そして、この遅延データは 2 値化回路 9 により 2 値化されて塗り潰し回路 10 により塗り潰し加工され、またミラー斜体回路 11 によりミラー、斜体加工が施される。なお、塗り潰し回路 10 により加工されたデータは、上記 2 値合成回路 6 により他の加工データとともに合成される（合成データ NIKD）。

【0019】入力画像は更に、データ遅延回路 12 に入力されて 4 8 ライン分遅延され、この遅延データ EDI 0 ～ EDI 3 が 2 値合成回路 6 により合成されたデータ NIKD と、ミラー斜体回路 11 により加工されたデータ SU 0 ～ SU 3 と合成される（合成回路 13）。この合成データはその指定エリアと反転モードに応じて指定エリアが反転され（反転回路 14）、また消去モードに応じて指定エリア内または外が消去される（消去回路 1

5）。

【0020】ここで、網パターン発生回路 3 と中抜き回路 4 は、加工時に画像データを副走査方向に最大 4 8 ライン遅延し、影発生回路 5 は中抜き後に影を発生するので中抜き画像との間に位置ずれはない。また、塗り潰し回路 10 は閉ループ内を黒で埋めるので画像データを副走査方向に 3 ライン遅延する。したがって、各加工後のデータと加工されない周辺画像が同期して合成されるので、複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合に各加工画像と加工されない画像の位置ずれを防止することができる。

【0021】なお、この実施例では、塗り潰し加工とミラー、斜体加工が同時に行われるように構成されていないが、ミラー、斜体加工が選択される場合には、ミラー斜体回路 11 が 1 ライン分遅延するので、データ遅延回路 12 が 4 7 ライン分遅延するように構成される。

【0022】つぎに、図 2 および図 3 を参照して上記画像処理装置に用いられる加工指定信号生成回路を説明する。上記画像処理装置では一例として、6 つの加工エリアが同時に指定可能に構成され、この 6 つのエリア信号 AREA 0 ～ AREA 5 がレジスタ 19 にセットされる。また、上記画像処理装置では一例として、各エリア毎に中抜き（NN）、影付け（KD）、網かけ（AK）、網のせ（AN）、反転（IN）、塗り潰し（UD）、消去（ER）、ミラー、斜体（MS）の 8 つの加工処理が指定可能に構成されている。

【0023】そして、エリア信号 AREA 0 ～ AREA 5 が選択的にセットされて上記加工モードが選択的に指定されている場合、図 2 に示すようにそれぞれ並列 8 段の AND ゲート群 20 ～ 25 によりエリア「0」～「5」毎の上記各加工指定信号が生成される。なお、図 2 の下方に示す信号 MKDL と OR ゲート 26 は第 2 の実施例において用いられるので、後述する。

【0024】そして、図 3 に示すようにエリア「0」～「5」の上記各加工指定信号が OR ゲート 31 ～ 38 により論理和されてそれぞれ中抜き指定信号 NNON、影付け指定信号 KDON、網かけ指定信号 AKON、網のせ指定信号 ANON、反転指定信号 INON、塗り潰し指定信号 UDON、消去指定信号 ERON、ミラー、斜体指定信号 MSON が生成される。

【0025】中抜き指定信号 NNON と、影付け指定信号 KDON と、網かけ指定信号 AKON と、網のせ指定信号 ANON と塗り潰し指定信号 UDON は図 1 に示す 2 値合成回路 6 に出力され、また、図 4 に示すように、反転指定信号 INON は反転回路 14 に出力され、消去指定信号 ERON は消去回路 15 に出力され、ミラー、斜体指定信号 MSON は合成回路 13 に出力される。

【0026】また、図 3 において中抜き指定信号 NNON、影付け指定信号 KDON、網かけ指定信号 AKON、網のせ指定信号 ANON、反転指定信号 INON、

斜体指定信号MSONの論理和信号SEL4がORゲート39により生成され、合成回路13に出力される。

【0027】つぎに、図4を参照して上記合成回路13から消去回路15までの回路を詳細に説明すると、まず、合成回路13はセクタ13aと、ラッチ13bとセクタ13cを有する。セクタ13aは、図1に示す2値合成回路6により合成されたデータNIKDまたはミラー斜体回路11により加工されたデータSU0～SU3をミラー、斜体指定信号MSONにより選択してセクタ13cに出力し、ラッチ13bは図1に示すデータ遅延回路12により遅延された非加工データEDI0～EDI3をラッチしてセクタ13cに出力する。

【0028】セクタ13cはこの各入力信号を上記論理和信号SEL4により選択して出力し、反転回路14はこの選択信号を上記反転指定信号INONにより反転し、ついで、消去回路15は消去指定信号ERONと消去エリア指定信号ARTOLTにより指定エリアの内または外を消去する。なお、図4の下方に示す信号MKDYON、MKDLは第2の実施例において用いられるので、後述する。

【0029】したがって、例えば図5に示すように3つの加工エリアを指定して各エリアの加工モードを指定することにより、指定エリアが重畳したエリアをそれぞれ加工することができる。

【0030】つぎに、図6を参照して第2の実施例を説明する。この第2の実施例では、上記第1の実施例に加えてマーカにより加工エリアを指定可能に構成され、この指定エリアがマーク検知部16により検知される。なお、図1に示す構成部材と同一の構成部材には同一の参照符号を付す。そして、マーカにより指定されたエリアを検出するためには時間を要するので、この検出時間のために画像データの処理がデータ遅延回路17により例えば17ライン分遅延され、この遅延データがマスクトリム回路18、多値反転回路27を介してデータ遅延回路12に出力され、更に47ライン分遅延される。

【0031】そして、この実施例では4ビットの画像データ「0」～「F」の内、データ「0」～「E」が画像信号に割り当てられ、データ「F」がマークエリア信号に割り当てられている。このマークエリア信号「F」は図4の下方に示すように、マークエリア信号「F」の区間だけハイレベルになる信号MKDYONにより、ラッチ13bによりラッチされた4ビットデータEDI0～EDI3から抽出され、この抽出信号MKDLが図2に示すゲートOR26に出力される。

【0032】図2において、このマークエリアの抽出信号MKDLとレジスタ19からのエリア「5」のエリア指定信号の論理和信号がANDゲート群25に出力され、ANDゲート群25からエリア「5」のエリア指定信号が出力される。したがって、エリア「0」～「4」をディジタイザにより指定し、エリア「5」をマーカで

指定することができるので、簡単な操作で加工エリアを指定することができる。

【0033】

【発明の効果】以上説明したように、請求項1記載の発明は、画像データを異なる編集処理で加工する複数の画像加工手段と、前記画像加工手段によりそれぞれ加工された各画像と非加工画像を選択的に合成可能な合成手段と、前記画像加工手段によりそれぞれ加工される各画像を、前記合成手段により非加工画像と合成される時に時間的に一致するようにそれぞれ遅延して当該画像加工手段に導く複数の入力ラインとを備えたので、複数の加工エリアを指定して加工エリア毎に異なる種類の加工を行う場合に各加工画像と加工されない画像の位置ずれを防止することができる。

【0034】請求項2記載の発明は、請求項1記載の発明において複数の画像加工手段によりそれぞれ加工される複数のエリアを指定するエリア指定手段を備え、前記合成手段は、前記エリア指定手段により指定された複数のエリアが重畳した場合、各エリアの画像加工手段によりそれぞれ加工された各画像を合成するので、加工エリアが重畳した加工画像と他の画像の位置ずれを防止することができる。

【0035】請求項3記載の発明は、請求項2記載の発明においてエリア指定手段が、XY座標により指定するディジタイザとマーカにより指定されたエリアを検出するマーカエリア検出手段を備え、前記入力ラインがマーカエリア検出手段の検出時間の分だけ非加工画像を遅延し、前記ディジタイザにより指定されたエリアの加工指定信号とマーカエリア検出手段により検出されたエリアの加工指定信号が前記複数の画像加工手段に並列に入力するので、ディジタイザとマーカの両方により加工エリアを指定可能にして簡単な操作で加工エリアを指定することができる。

【0036】

【図面の簡単な説明】

【図1】本発明に係る画像処理装置の一実施例を示すブロック図である。

【図2】図1の画像処理装置に用いられる加工指定信号生成回路を示す回路図である。

【図3】図1の画像処理装置に用いられる加工指定信号生成回路を示す回路図である。

【図4】図1の合成回路から消去回路までを詳細に示すブロック図である。

【図5】指定エリアと指定加工モードの一例を示す説明図である。

【図6】第2の実施例を示すブロック図である。

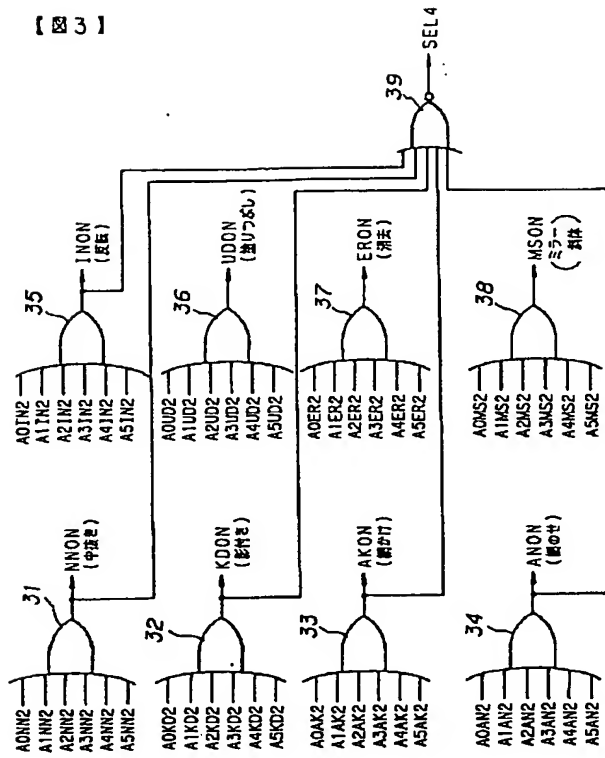
【符号の説明】

- 3 網パターン発生回路
- 4 中抜き回路
- 5 影発生回路

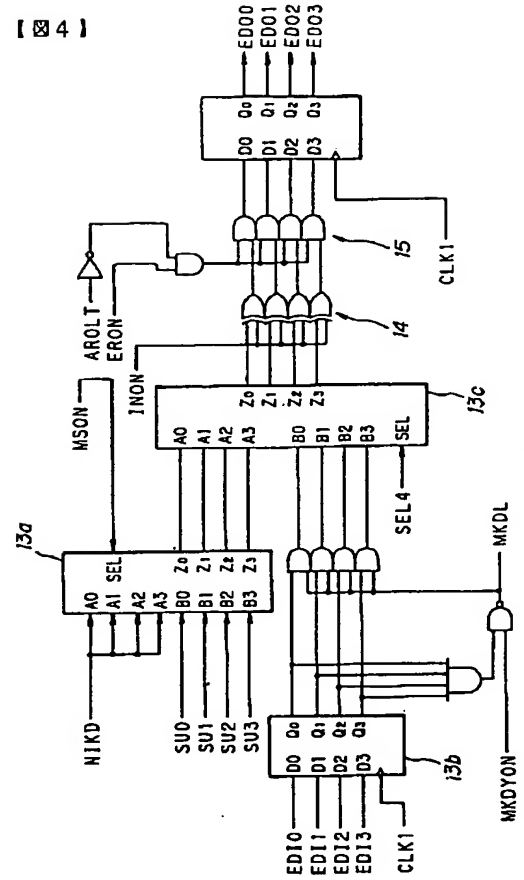
Diagram illustrating the addition of three sets (A, B, C) using a Venn diagram. The regions are labeled with the number of elements added in each region:

- Region A only: 1
- Region B only: 2
- Region C only: 3
- Region A and B: 1+2
- Region A and C: 1+3
- Region B and C: 2+3
- Region A, B, and C: 1+2+3

【図 3】



【図 4】



【図 6】

【図 6】

